



概述

FM8002E 是适用于便携电子产品的音频功率放大器。5V 电压时，最大驱动功率为 1.5W (8Ω 负载) 和 2.0W (4Ω 负载)。FM8002E 的应用电路简单，只需要极少数外围器件。FM8002E 输出不需要外接耦合电容或上举电容，采用 SOP8 封装，非常适合低电压、低功耗音频应用方案上使用。FM8002E 可以通过控制进入休眠模式，从而降低功耗。FM8002E 通过创新的“开关/切换噪声”抑制技术，杜绝了上电、掉电出现的噪声。FM8002E 工作稳定，增益带宽积高达 2.5MHz，并且单位增益稳定。通过配置外围电阻可以调整放大器的电压增益，方便应用。

特点

- 无需输出耦合电容或外部缓冲电路
- 稳定的增益输出
- 外部增益设置
- 封装形式: SOP-8

应用

- 可应用于手提设备，台式电脑及低电压工作的音频设备

引脚示意图及说明

| 管脚排列图 | 序号 | 名称 | 类型 | 说明 |
|-------|----|----------|-------|---------|
| | 1 | SHUTDOWN | I | 关断端口 |
| | 2 | BYPASS | I | 电压基准端 |
| | 3 | +IN | I | 正向输入端 |
| | 4 | -IN | I | 反向输入端 |
| | 5 | VO1 | O | 音量输出端 1 |
| | 6 | VDD | POWER | 电源端 |
| | 7 | GND | POWER | 接地端 |
| | 8 | VO2 | O | 音量输出端 2 |

注: I: 输入; O: 输出; POWER: 电源。



功能说明

➤ 桥路设置

FM8002E 内部共有 2 个运放工作，第一个运放增益可在外部用 RF 和 RJ 两个电阻进行设置（+IN 和 -IN 端口），第二个运放的增益由内部固定不变。第一个运放的输出信号实际上是第二个运放的输入信号，而且两个运放产生的信号幅度相同，相位相反。因此 FM8002E 增益 $A_{VD} = 2 \times (R_f/R_i)$

为驱动负载，运放设置成桥接方式。桥接方式不同于一些常见的单端运放电路输出形式把负载的一边接地，在同等条件下能使负载产生 4 倍的输出功率。

➤ 芯片功耗

功耗对于放大器来讲是一个关键指标之一，差分输出的放大器的最大自功耗为：

$$P_{D\text{MAX}} = 4 \times (V_{DD})^2 / (2 \times \pi^2 \times R_L)$$

必须注意，自功耗是输出功率的函数。

在进行电路设计时，不能使芯片内部的节温高于 $T_{J\text{MAX}}$ （150℃），需根据芯片的热阻 θ_{JA} 来设计，可以通过增加散热铜箔来提高散热性能。

如果芯片散热仍然达不到要求，则需要通过增大负载电阻、降低电源电压或降低环境温度来解决。

➤ 基准电压（Bypass 端电压）

电压基准端（Bypass）的外接电容应尽可能的靠近 FM8002E，1.0μF 的电容提高了内部偏置电压的稳定性并且提高了 PSRR。可以通过加大 Bypass 电容来改善 PSRR，实际大小取决于对 PSRR 的要求。

➤ 关断功能

为了减少功耗，FM8002E 的关断端（Pin1）可以关闭外部偏置电路。当关断端为高电平（电源电压）时，运放关闭，FM8002E 不工作，这时 FM8002E 的工作电流降低到 4.2uA；当关断端为零电平时运放打开，FM8002E 关断端的控制管脚电平必须是满足接口要求的控制信号，否则芯片可能进入不了掉电模式而处于不定态，其自功耗没有降低，达不到节电目的。

在很多应用场合，关断端的电平转换都是由处理器来完成的。当使用单向闸刀开关实现电平转换时，可以在关断端加上拉电阻，这样因上拉电阻的作用，使得 FM8002E 关断端的电平处于稳定的高电平状态，运放保持关闭。

➤ 外围元件的选择

正确选择外围元器件才能够确保芯片的性能，尽管 FM8002E 有很大的余量保证性能，但为了确保整个性能，要求正确选择外围元器件。

FM8002E 单位增益稳定（放大倍数=1），因此使用的范围广，通常使用单位增益放大来降低 THD+N，并使信噪比最大，但这要求输入的电压幅度较大，通常需要使运放有 1Vrms 的电压输出。

另外，闭环带宽也要保证，输入耦合电容 C_i （形成一阶高通）决定了低频响应。



➤ 输入耦合电容

过大的输入电容会增加成本和面积，这对成本、面积紧张的应用来讲非常不利，确定使用多大的电容来完成输入信号耦合很重要。实际上在很多应用中，扬声器（Speaker）不能够再现低于 100Hz—150Hz 的低频语音，因此采用大的电容并不能够改善系统的性能

除此之外，开关/切换噪声的抑制性能受电容的影响，如果耦合电容大，则反馈网络的延迟大，导致 pop 噪声出现，因此，小的耦合电容可以减少该噪声。

另外，必须考虑 Bypass 电容的大小，选择 $C_{By}=1\mu F$ ， $C_i=0.1\mu F\sim 0.39\mu F$ ，可以满足系统的性能。

极限参数($T_a=25^\circ C$)

| 特性 | 符号 | 最小值 | 最大值 | 单位 |
|------------|-----------|-----|-----|------------|
| 电源电压 | V_{DD} | - | 6 | V |
| 工作温度 | T_{OPR} | -40 | 85 | $^\circ C$ |
| 环境温度 | T_A | -65 | 150 | $^\circ C$ |
| 节点温度 | T_J | 150 | | $^\circ C$ |
| HBM ESD 耐压 | 2000 | | | |
| MM ESD 耐压 | 200 | | | |

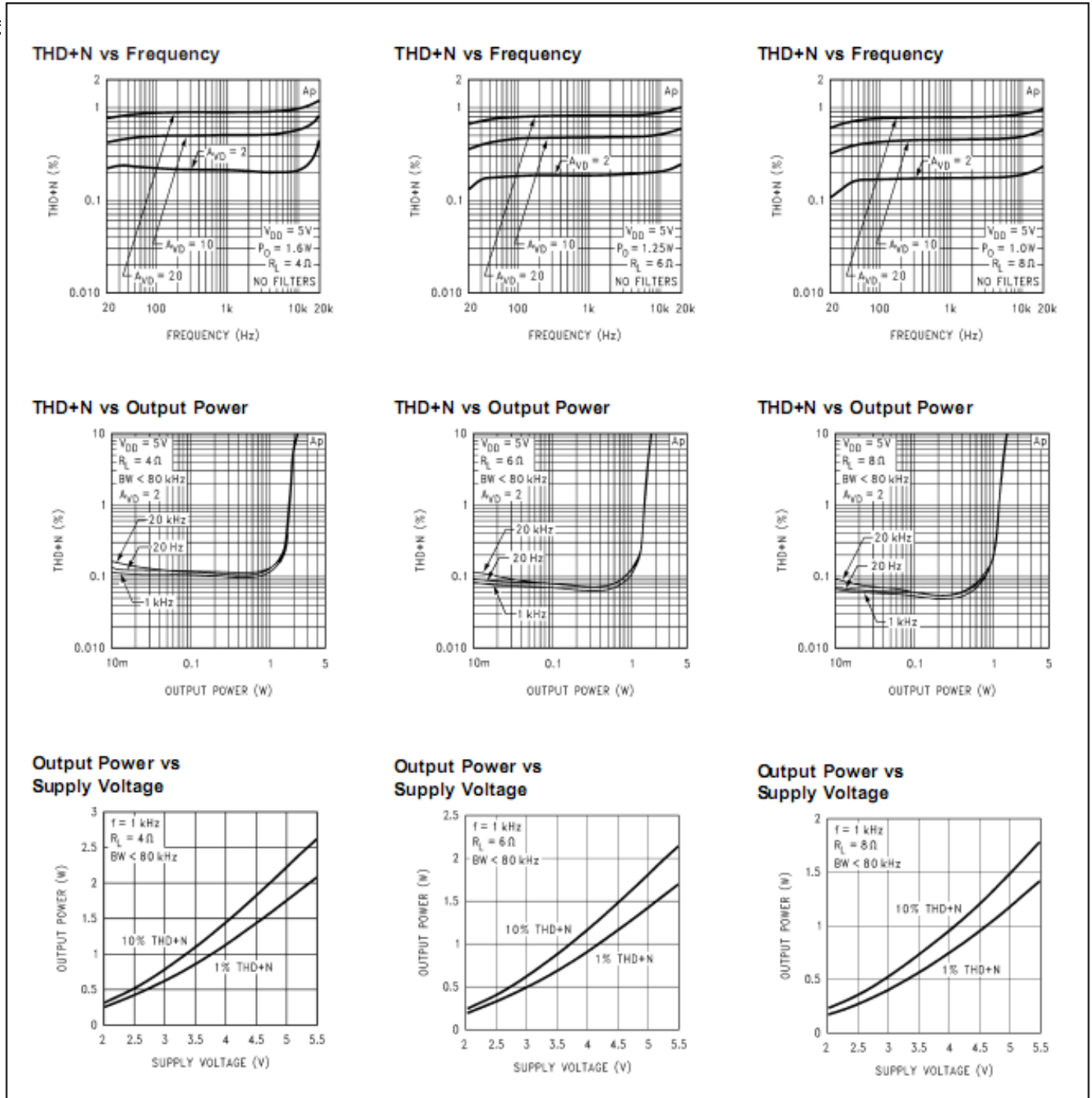
在极限值之外，芯片的工作性能不能保证。

电气参数($V_{DD}=5V$, $R_L=8\Omega$, $T_a=25^\circ C$)

| 参数 | 符号 | 测试条件 | 最小值 | 标准值 | 最大值 | 单位 |
|----------------|-----------|--|-----|-------------------------------|-----|------------|
| 电源静态电流 | I_{DD} | $V_{IN}=0V$, $I_O=0A$, 无负载 | | 4.4 | | mA |
| | | $V_{IN}=0V$, $I_O=0A$, 负载 8Ω | | 4.3 | | |
| 工作电压 | V_{DD} | | 1.6 | | 6 | V |
| 芯片掉电漏电流 | I_{OFF} | | | 4.2 | | μA |
| 输出失调电压 | V_{OS} | | | 3.7 | 20 | mV |
| 输出电阻 | R_O | | 7 | 8.5 | 10 | K Ω |
| 输出功率 8Ω | P_O | THD+N<1%, $f=1KHZ$ | | 1.1 | | W |
| | | THD+N<10%, $f=1KHZ$ | | | 1.6 | W |
| 输出功率 4Ω | | THD+N<1%, $f=1KHZ$ | | 1.6 | | W |
| | | THD+N<10%, $f=1KHZ$ | | | 2.4 | W |
| 芯片唤醒时间 | T_D | | | 100 | | ms |
| 总谐波+失真噪声 | THD+N | $P_O=0.5W_{rms}$; $f=1KHZ$ | | 0.1 | 0.2 | % |
| 电源电压抑制比 | PSRR | Vripple=200mV _{PP} , 正弦波, 输入接 10Ω 电阻 | 60 | 63@ $f=217Hz$ 68@ $f=1KHz$ | | dB |

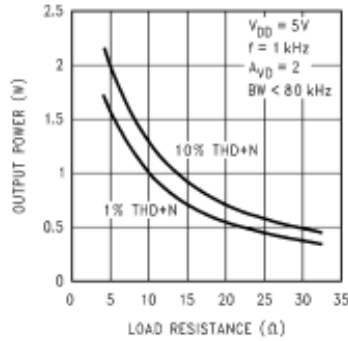


典型参考特性

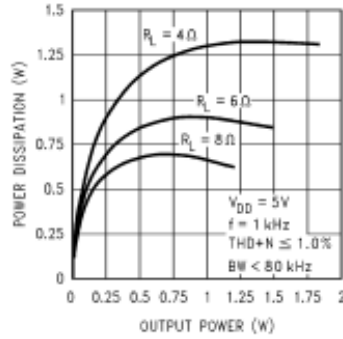




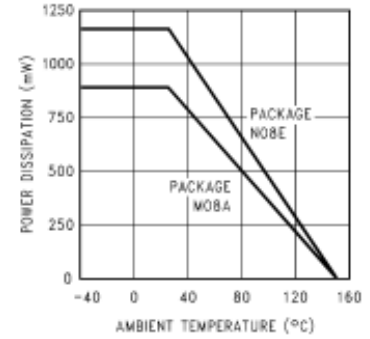
Output Power vs Load Resistance



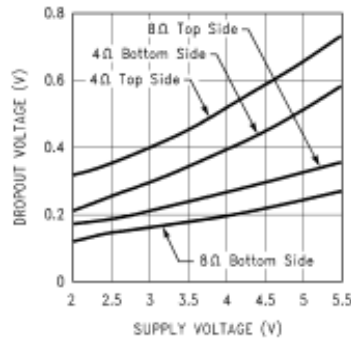
Power Dissipation vs Output Power



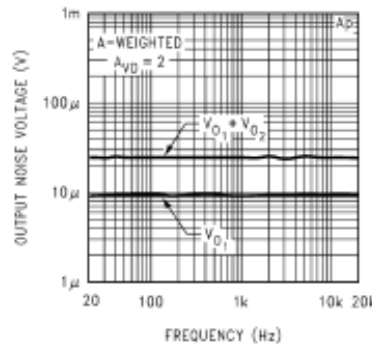
Power Derating Curve



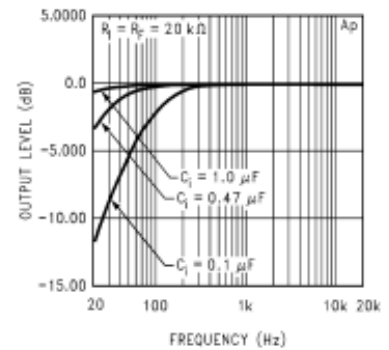
Clipping Voltage vs Supply Voltage



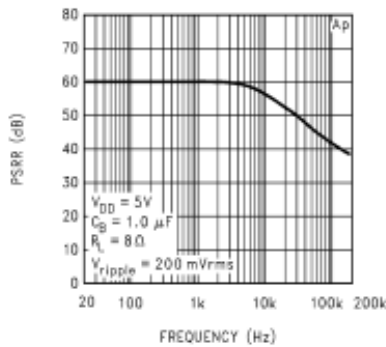
Noise Floor



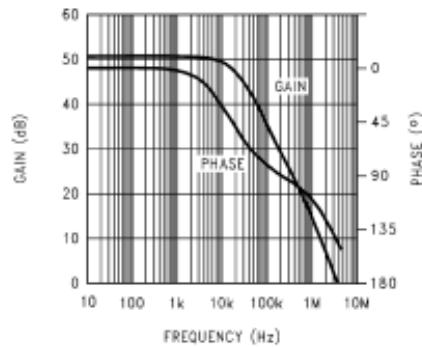
Frequency Response vs Input Capacitor Size



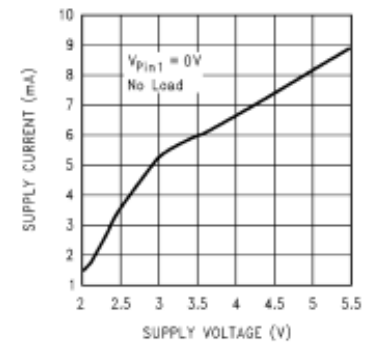
Power Supply Rejection Ratio



Open Loop Frequency Response

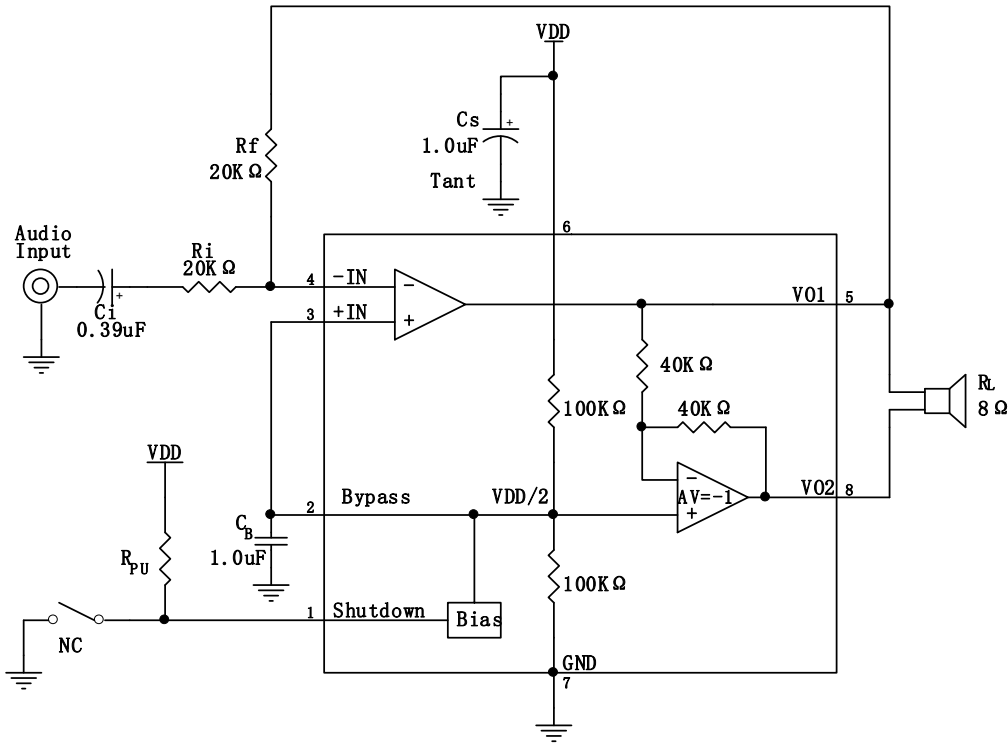


Supply Current vs Supply Voltage





典型应用电路



封装信息

SOP-8

