

# 目录

目录 .....	1
概述 .....	2
特点 .....	2
应用 .....	2
管脚图示 .....	2
管脚描述 .....	3
应用原理图 .....	4
初始化时间 .....	4
灵敏度调整 .....	4
按键最长有效时间 .....	5
按键反应时间 .....	5
按键输出值 .....	5
PCB 版图注意事项 .....	5
额定值 * .....	6
电气特性 .....	7
ESD 特性 .....	7
封装尺寸图 (SOP8) .....	8

## 概述

XW01K 是一个单通道电容感应芯片,广泛应用于水位检测,人体感应等应用场合.

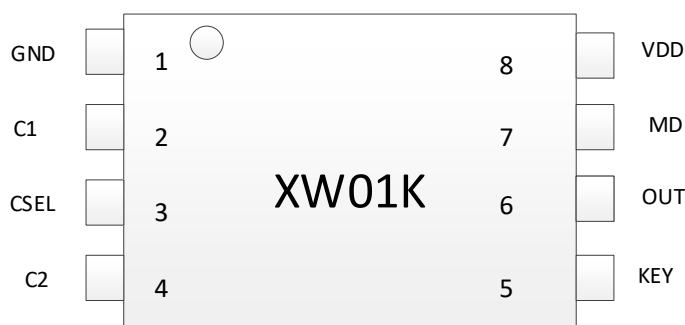
## 特点

- 做非接触式液位检测
- 自动环境校准
- 内置按键消抖,无需软件再消抖
- 嵌入的共模干扰去除电路
- 每秒按键反应速度可达 20 次
- 上电立刻判断按键有效状态
- 2.5V~5.5V 宽工作电压
- RoHS 的 SOP8 封装

## 应用

- 液位检测应用
- 智能马桶人体感应应用
- 按键有效时长无穷大按键

## 管脚图示



## 管脚描述

引脚	名称	I/O	描述
1	GND	P	电源负极,参考地
2	C1	I	内部平衡电容接口,接 4.7nf 电容到 GND
3	CSEL	I	灵敏度调节电容接口
4	C2	I	参考电容引脚
5	KEY	I	触摸感应引脚
6	OUT	OD	按键感应值输出
7	MD	I	模式选择引脚,分:接电源(可悬空),接地两种模式
8	VDD	P	电源正极

NOTE: P: 电源/地脚 I: 输入脚 OD: 开漏输出

### VDD/GND

电源正负输入端。

### C1

内部平衡电容接口,通常接4.7nf电容到GND。电容范围(1到10nf)

### CSEL

灵敏度调节电容,最小0pf(即不接电容),最大100pf.电容越小,灵敏度越高。

### C2

参考电容接口,作为检测比较的基准值. C2的取值要求尽量接近KEY脚的整体寄生电容。

### KEY

触摸感应引脚,串联2K $\Omega$ 电阻。

### OUT

按键感应值输出端口,开漏输出.没有检测到按键时为高阻,检测到按键时为低电平.需外接上拉电阻到电源。

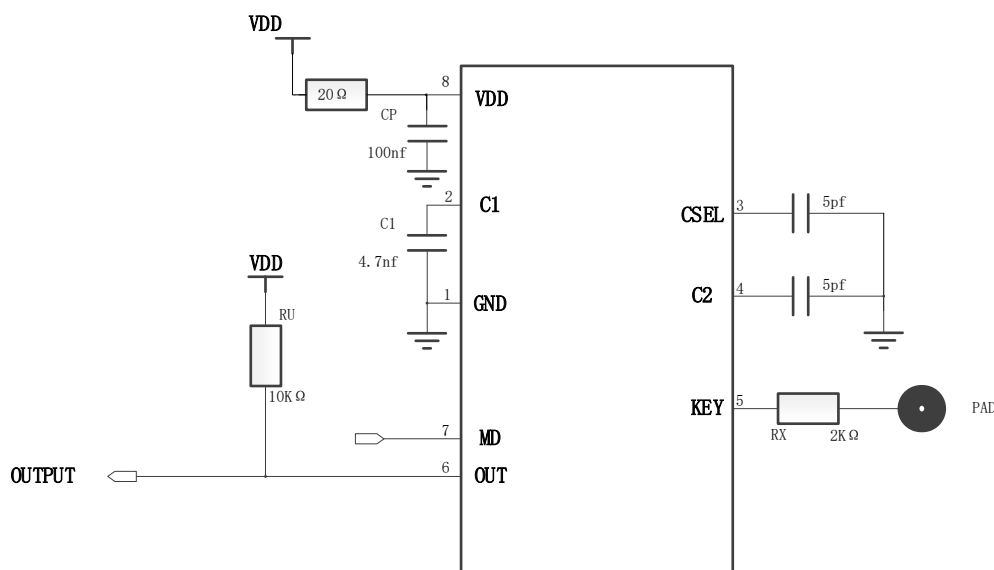
### MD

工作模式设定引脚。

当MD悬空或者接VDD时,适用于KEY脚的电容变化比较慢的场合,比如水位检测。

当MD接GND时,适用于上电时对输出状态不敏感的应用场合,比如智能马桶人体感应应用.这种情况下内部开启自学习功能, C2电容的取值比较宽泛,方便调试。

## 应用原理图



XW01K 典型应用图

## 初始化时间

上电复位后, 芯片需要 300ms 的时间, 对环境电容进行计算, 保证后续的正常工作的。

## 灵敏度调整

XW01K 灵敏度由 CSEL 脚接的电容值与 C2 引脚的电容值共同决定。

CSEL 引脚——细调引脚 电容范围 0pf~100pf. 0pf 表示 CSEL 脚悬空不接电容. 数值越小, 灵敏度越高。

C2 引脚——粗调引脚 C2 脚的电容越接近 KEY 的总寄生电容, 灵敏度越高。

做水位检测与需要按住上电立刻判断按键有效功能时, 芯片内部关闭了上电初始的自学习功能, 此时 C2 电容在调试初始值会比较困难, 增大一些感应面积, 确保有足够的变化量, 可以减少调试时的难度。

C2 脚电容比 KEY 脚总寄生电容大 0.2PF 左右为最佳。(建议购买 0.5P 到 10P 的电容包, 方便初期调试)

工作原理如下: KEY 脚总电容 (板子寄生电容加液位或是人体叠加电容) 比 C2 脚参考电容小, 则输出为高阻  
KEY 脚总电容 (板子寄生电容加液位或是人体叠加电容) 比 C2 脚参考电容大, 则输出为低有效。

(为了保证产品的一致性, CSEL 与 C2 脚电容应该用高精度 COG 或者 NPO 电容)。

若无需上电初期判断是否有按键按住的情况, 此时可以使用 MD 接地模式, 在 MD 接地模式下, 芯片开启上电自学习功能, 此时 C2 脚可以直接选择一个较大的电容值 (如 10pf), 芯片会自动校准到最佳状态。此时, 芯片灵敏度只与 CSEL 脚电容值有关 (电容范围 0pf~100pf. 0pf 表示 CSEL 脚悬空不接电容. 数值越小, 灵敏度越高)

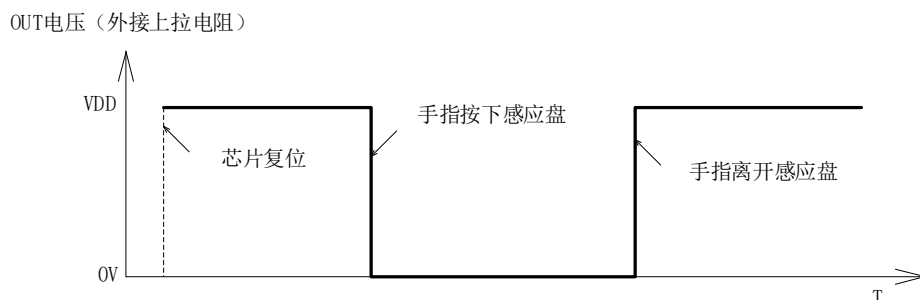
## 按键最长有效时间

XW01K 按键有效时间为无穷大。

## 按键反应时间

XW01K 当成快速按键使用时，可以保证每秒 20 次以上的按键频率。

## 按键输出值



OUT 脚为开漏输出，需要外接上拉电阻到 VDD。芯片上电后为高阻态（经上拉电阻后输出高电平），有按键按下时，输出低电平。

## PCB 版图注意事项

1. VDD 和 GND 之间的 104(100nf)电容要尽量同时贴近 VDD 与芯片的 GND 引脚，减小电源线引入的干扰。
2. C1 电容必须靠近芯片放置。KEY 按键上串联的 RX 电阻，尽量靠近芯片放置为宜。
3. 适当的铺地面积，可以提高抗干扰性。
4. 感应连线和感应焊盘优先布局。芯片靠近感应焊盘放置，感应连线直接引到感应焊盘（或弹簧焊盘）。感应连线线宽尽量小。感应连线周围不能近距离平行走其他信号线。如果实在不能避免，与其他走线之间做铺地隔离。感应焊盘和铺地之间距离大于 1mm。

## 额定值 \*

工作温度	-40 ~ +85°C
存储温度	-50 ~ +150°C
电源电压	-0.3 ~ +5.5V
管脚最大电流	±20mA
管脚电压	-0.3V ~ (VDD+ 0.3) Volts

\* 注意 超出额定值可能会导致芯片永久损坏

## 电气特性

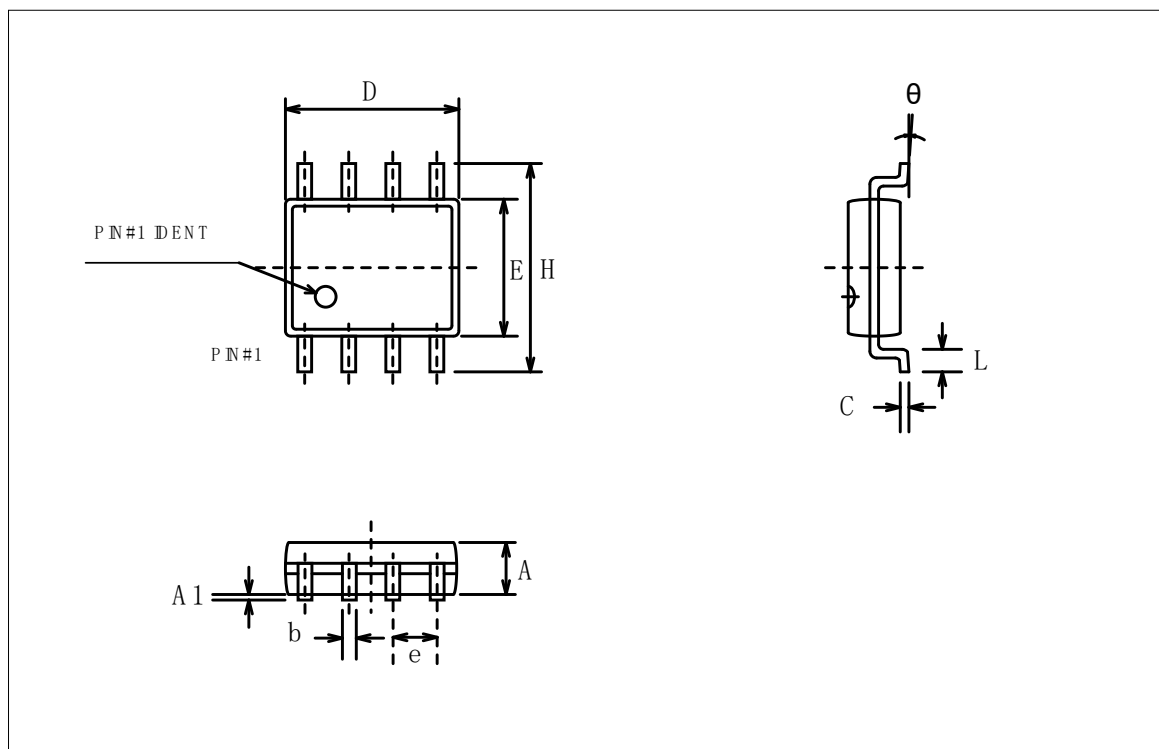
TA = 25°C

特性	符号	条件	最小值	典型值	最大值	单位
工作电压	VDD		2.5		5.5	V
电流消耗	I <sub>dd</sub>	VDD=5.0V		666		uA
		VDD=3.0V		394		uA
		VDD=5.0V &SLEEP		11		uA
		VDD=3.0V &SLEEP		7		uA
上电稳定时间	T <sub>ini</sub>			160		ms
输出阻抗 (开漏输出)	Z <sub>o</sub>	低电平		50		Ohm
		高阻		100M		
输出灌电流	I <sub>sk</sub>	VDD=5V			10.0	mA
最小检测电容	delta_CX			0.2		pF
采样周期	T <sub>si</sub>	正常工作状态		4		ms

## ESD 特性

模式	极性	最大值	参考
H.B.M	POS/NEG	8000V	VDD
		8000V	GND
		8000V	P to P
M.M	POS/NEG	500V	VDD
		500V	GND
		500V	P to P

## 封装尺寸图 (SOP8)



符号	毫米单位			英寸单位		
	最小	典型	最大	最小	典型	最大
A	1.30	1.50	1.70	0.051	0.059	0.067
A1	0.06	0.16	0.26	0.002	0.006	0.010
b	0.30	0.40	0.55	0.012	0.016	0.022
C	0.15	0.25	0.35	0.006	0.010	0.014
D	4.72	4.92	5.12	0.186	0.194	0.202
E	3.75	3.95	4.15	.0148	0.156	0.163
e	--	1.27	--	--	0.050	--
H	5.70	6.00	6.30	0.224	0.236	0.248
L	0.45	0.65	0.85	0.018	0.026	0.033
θ	0°	--	8°	0°	--	8°